

Utilisation d'une carte analyseur logique pour I.B.M. P.C. et compatibles

par Bernard DESPERRIER

Professeur Agrégé

Lycée Jean Perrin - 13010 MARSEILLE

Le but de cet article est de présenter l'une des cartes d'extension permettant d'ouvrir leur P.C. sur le monde extérieur. Ce genre de sujet est familier à ceux qui possèdent, ou ont possédé, un APPLE II. Il permettait la saisie et le traitement de données extrêmement variées ainsi que la commande de nombreux appareils, et avait sa place dans de nombreux laboratoires.

De nos jours, la gamme I.B.M. P.C. prend la suite en utilisant les mêmes principes : un micro-ordinateur de grande diffusion, facilement programmable, de conception dépouillée mais disposant de nombreux connecteurs d'extension capables de recevoir tout type de carte.

Après avoir rappelé sommairement ce qu'est un analyseur logique, nous allons présenter une carte que l'on trouve dans le commerce et dont l'utilisation permet de remplacer un appareillage beaucoup plus coûteux.

1. ÉTUDE DE L'ANALYSEUR LOGIQUE

C'est un appareil semblable à un oscilloscope et qui permet, comme lui, de visualiser sur un écran cathodique l'évolution, en fonction du temps, de signaux électriques circulant dans les systèmes électroniques. Cependant, si l'oscilloscope donne sur son écran la reproduction des signaux analogiques existant réellement, ce n'est pas le cas pour l'analyseur logique. Il ne permet que l'étude de signaux logiques dont on connaît à l'avance les états possibles :

état «0» (0 V. par exemple)

état «1» (5 V. par exemple)

ces signaux pouvant être ceux circulant dans un ordinateur.

Il mesure donc les états des signaux en fonction du temps, sans s'occuper de leur amplitude exacte, les met en mémoire puis les affiche sur l'écran. Pour cela, il fabrique les signaux logiques qu'il va afficher (état «0» ou «1») et les fait correspondre aux états des signaux réels qu'il a pu mesurer. Ceci permet de comprendre que le prix d'un tel analyseur soit inférieur, à vitesse égale, à celui d'un oscilloscope. En effet, il n'y a pas besoin de systèmes compliqués et précis permettant une amplification proportionnelle pour obtenir l'aspect réel des signaux puisqu'on s'intéresse uniquement à leur état logique.

2. ACQUISITION DES SIGNAUX

a – Principe

L'observation d'un signal périodique sur l'écran d'un oscilloscope se fait en «déclenchant» la visualisation sur une particularité de ce signal. Il débute donc, suivant le cas, sur une augmentation, une diminution ou une valeur déterminée. On ne peut donc observer que ce qui se passe après le déclenchement. Ce n'est pas du tout le cas pour l'analyseur logique.

Il y a dans les ordinateurs des «bus» transportant les informations logiques fournies par les micro-processeurs. Par exemple, pour un 8 bits, le bus de données a 8 fils et celui d'adresses 16. A chaque top de l'horloge, l'unité centrale envoie un mot de 16 bits sur le bus d'adresses et échange des informations sur le bus de données avec ses divers périphériques (mémoires, unité de stockage, imprimante etc...).

Le déclenchement de l'analyseur et l'observation des états des différents bus se fera en choisissant comme instant de départ l'apparition d'un mot donné sur les entrées de l'analyseur. La conception du système permet alors d'observer ces états non seulement après l'apparition du mot mais aussi avant. En effet, les informations reçues par l'analyseur circulent à travers une mémoire. On peut alors décider de figer l'état de la mémoire au moment où le mot de déclenchement est en $n^{\text{ième}}$ position dans celle-ci. On peut alors examiner les n états précédents ainsi que les suivants.

b – Acquisition des données

La carte étudiée possède 1024 cases mémoires, le décalage se faisant à chaque top d'horloge. Celle-ci peut être interne ou externe.

L'option horloge interne permet le choix de la fréquence d'échantillonnage des signaux binaires à étudier, par exemple, pour une fréquence de 5 MHz le système effectue une mesure toutes les 200 ns. On ne peut, bien entendu, étudier que des signaux de fréquence plus faible. Cette technique permet de détecter des impulsions parasites de largeur très faible. Ainsi, pour un microprocesseur fonctionnant à 1 MHz, avec une fréquence interne de maximum de 50 MHz, on saisit 50 échantillons pendant un cycle d'horloge, ce qui permet une étude très précise du fonctionnement et des défauts éventuels.

Dans l'option horloge externe, la saisie est commandée par le microprocesseur. Ceci permet uniquement de suivre le «bon» déroulement d'un programme et de détecter certaines erreurs, comme celles de branchement par exemple. On doit alors choisir si la capture des données se fera sur le front montant ou descendant de l'horloge.

Après ces rapides explications, nous allons voir les caractéristiques de la carte que nous avons étudiée.

3. MISE EN ROUTE DE LA CARTE

La disquette accompagnant la carte est « bootable ». Elle charge alors un programme BASIC qui permet l'initialisation, puis le fonctionnement de la carte en liaison avec l'ordinateur. Il sera possible aux « amateurs éclairés » d'envisager de lister le programme ou même de le modifier. La mise en route commence par la détermination des paramètres de fonctionnement :

- choix de l'horloge ; suivant le cas, il faut ensuite choisir la fréquence de fonctionnement (horloge interne) ou le front actif (horloge externe).
- choix du mot de déclenchement ; dans chaque canal sélectionné, le bit sera à 0, à 1 ou dans un état indifférent (X).
- choix de la position du mot dans la mémoire ; on choisit le nombre n d'échantillons précédant le mot de déclenchement, le nombre p d'échantillons le suivant étant déterminé par $n + p = 1024$.

Il est possible également de renommer les canaux, ce qui permet une meilleure appréhension des résultats.

On peut enfin accéder aux commandes du D.O.S. pour la sauvegarde ou l'affichage des informations recueillies par la carte.

4. UTILISATION ET RÉSULTATS

La carte dispose de 24 canaux, ce qui permet par exemple l'étude d'un microprocesseur 8 bits (16 lignes d'adresses et 8 lignes de données) ou d'un 16 bits comme le 8088. Il existe également une entrée d'horloge et quelques entrées de masse. Les connexions se font avec des grappe-fils miniatures, ce qui permet également le branchement direct sur les sorties du circuit intégré.

Après avoir entré les paramètres de fonctionnement, la saisie se fait en appuyant sur la touche «C» (capture). On obtient alors le résultat sous formes de courbes ou de données numériques (voir figure 2 et 3). L'étude a été faite sur un court programme écrit pour le 6802 (figure 1).

PROGRAMME ETUDIE

E000	CE	LDX #\$ D000
	D0	
	00	
E003	86	LDAA #\$ 00
	00	
E005	C6	LDAB #\$ 00
	00	
E007	A7	STAA ,X
	00	
E009	08	INCX
E00A	5C	INCB
E00B	26	BNE ---> E007
	FA	
E00D	7E	JMP \$ E000
	E0	
	00	

Commentaires : Ce programme charge A avec 00, puis l'envoie successivement aux adresses D000, D001, ... Il boucle ensuite sur lui-même.

L'analyseur déclenche sur les mots 00 (données) et D000 (adresse) : on les voit apparaître sur les figures jointes .

Figure 1

a - Affichage graphique

La fréquence d'horloge interne étant à 5 MHz, ce mode est très commode pour voir avec précision ce qui se passe sur les bus. Un curseur de départ, visualisé sous la forme d'une ligne verticale pointillée, est fixé sur le mot de déclenchement. On peut créer puis déplacer un second curseur, ce qui permet de mesurer l'intervalle de temps existant entre deux événements. L'écran n'affiche que 64 échantillons et on peut le déplacer par rapport au curseur pour examiner tout le résultat de l'échantillonnage avec une vitesse de déplacement variable. On peut augmenter la précision de l'étude en agrandissant avec un effet de zoom puis diminuer avec l'effet inverse. Les paramètres de fonctionnement sont affichés sur l'écran qui peut être recopié directement sur une imprimante.

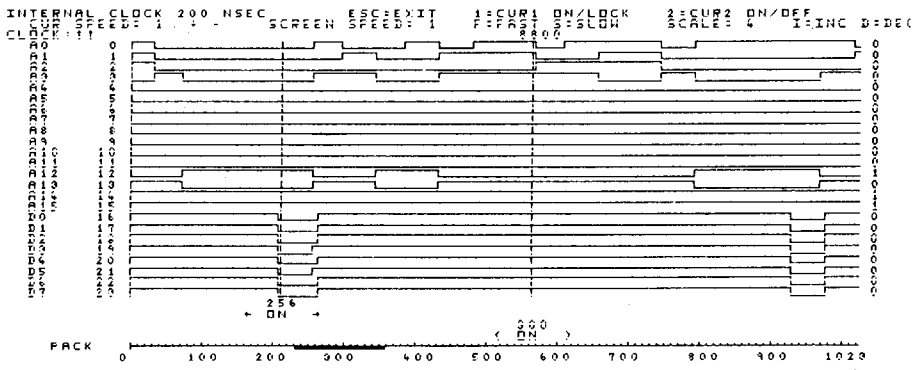


Figure 2

b – Affichage numérique

Ce mode permet l'examen du déroulement d'un programme et la détection des erreurs éventuelles. On obtient les résultats sous forme d'un tableau donnant les valeurs sous forme ASCII, hexadécimale, décimale ou binaire.

POSITION	ASCII	HEXDECIMAL	DECIMAL	BINARY
-11	, ,	FF, D0, 0	255, 208, 0	11111111, 11010000, 00000000
-10	, ,	FF, D0, 0	255, 208, 0	11111111, 11010000, 00000000
-9	, ,	FF, D0, 0	255, 208, 0	11111111, 11010000, 00000000
-8	, ,	FF, D0, 0	255, 208, 0	11111111, 11010000, 00000000
-7	, ,	FF, D0, 0	255, 208, 0	11111111, 11010000, 00000000
-6	, ,	FF, D0, 0	255, 208, 0	11111111, 11010000, 00000000
-5	, ,	FF, D0, 0	255, 208, 0	11111111, 11010000, 00000000
-4	, ,	FF, D0, 0	255, 208, 0	11111111, 11010000, 00000000
-3	, ,	FF, D0, 0	255, 208, 0	11111111, 11010000, 00000000
-2	, ,	FF, D0, 0	255, 208, 0	11111111, 11010000, 00000000
-1	, ,	FF, D0, 0	255, 208, 0	11111111, 11010000, 00000000
RIGGER	, ,	0, D0, 0	0, 208, 0	00000000, 11010000, 00000000
1	, ,	0, D0, 0	0, 208, 0	00000000, 11010000, 00000000
2	, ,	0, D0, 0	0, 208, 0	00000000, 11010000, 00000000
3	, ,	0, D0, 0	0, 208, 0	00000000, 11010000, 00000000
4	, ,	0, D0, 0	0, 208, 0	00000000, 11010000, 00000000
5	, ,	0, D0, 0	0, 208, 0	00000000, 11010000, 00000000
6	, ,	28, E0, 9	40, 224, 9	00101000, 11100000, 00001001
7	, ,	FF, E0, 9	255, 224, 9	11111111, 11100000, 00001001
8	, ,	FF, E0, 9	255, 224, 9	11111111, 11100000, 00001001
9	, ,	FF, E0, 9	255, 224, 9	11111111, 11100000, 00001001
10	, ,	FF, E0, 9	255, 224, 9	11111111, 11100000, 00001001
DOWN 2	3UP	4EXIT 5Pg Dn 6	7Pg Up 8	9 0

Figure 3

Pour conclure, on dispose, à un prix très abordable (environ 8 500 F TTC), d'un excellent produit qui permet de travailler sérieusement pour élaborer des programmes en langage machine ou pour dépanner du matériel informatique, l'outil indispensable à tout programmeur.

L'étude a été menée sur une carte analyseur logique HL 2450 50 MHz fournie par la société JASMIN/TRAN.